PAT-NO:

JP406163522A

DOCUMENT-IDENTIFIER: JP 06163522 A

TITLE:

INTERLAYER INSULATION FILM

FOR SEMICONDUCTOR DEVICE

PUBN-DATE:

June 10, 1994

INVENTOR-INFORMATION:

NAME

TAKAHASHI, TSUNEO

MACHIDA, KATSUYUKI

IMAI, KAZUO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

NIPPON TELEGR & TELEPH CORP <NTT>

N/A

APPL-NO: JP04329913

APPL-DATE: November 17, 1992

INT-CL (IPC): H01L021/314, H01L021/318

US-CL-CURRENT: 148/DIG.43, 257/635 , 257/760 ,

438/FOR.489

ABSTRACT:

PURPOSE: To provide an interlayer insulation film for protecting elements against deterioration due to hot carrier.

CONSTITUTION: An overlying interlayer insulation film 13 is formed of a silicon oxide film containing a boron oxide or a phosphorus oxide in a semiconductor device. A water permeation preventive film 14 having high water blocking capacity is then formed as a silicon oxide film by ECR plasma CVD or as a silicon nitride film by plasma CVD or thermal decomposition CVD on the interlayer insulation film 13.

COPYRIGHT: (C)1994, JPO&Japio

(19)日本国特許庁 (JP) (12) 公開特許公報(A)

FΙ

(11)特許出願公開番号

特開平6-163522

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl.5

識別記号

庁内整理番号

技術表示箇所

HO1L 21/314

M 7352-4M

21/318

C 7352-4M

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号

特顯平4-329913

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

平成 4年(1992)11月17日 (22)出願日

(72)発明者 髙橋 庸夫

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

(72)発明者 町田 克之

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

(72)発明者 今井 和雄

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

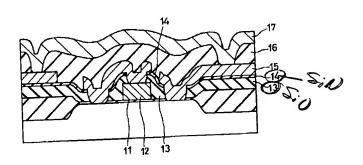
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 半導体装置の層間絶縁膜

(57)【要約】

【目的】 ホットキャリアによる素子劣化を与えるおそ れのない層間絶縁膜を提供する。

【構成】 半導体デバイスの上層側に、ホウ素とか燐の 酸化物を含むシリコン酸化膜などによる層間絶縁膜13 を形成し、かつこの層間絶縁膜13上に、ECRプラズ マCVD法によるシリコン酸化膜とか、プラズマCVD 法、熱分解CVD法によるシリコン窒化膜などのような 水分の透過を阻止する能力の高い水分透過防止膜14を 形成する。



1

【特許請求の範囲】

【請求項1】 半導体デバイスの上層側に、この半導体デバイスを保護するためのホウ素とか構の酸化物を含むシリコン酸化膜などによる層間絶縁膜を形成すると共に、この層間絶縁膜上に、ECRプラズマCVD法によるシリコン酸化膜とか、プラズマCVD法、熱分解CVD法によるシリコン窒化膜などのような水分の透過を阻止する能力の高い水分透過防止膜を形成したことを特徴とする半導体装置の層間絶縁膜。

【請求項2】 半導体デバイスの上層側に、この半導体 10 デバイスを保護するためのホウ素とか燐の酸化物を含むシリコン酸化膜などによる層間絶縁膜を形成し、この層間絶縁膜上に、ECRプラズマCVD法によるシリコン酸化膜とか、プラズマCVD法、熱分解CVD法によるシリコン窒化膜などのような水分の透過を阻止する能力の高い水分透過防止膜を形成し、さらに、この水分透過防止膜上に、ホウ素とか燐の酸化物を含むシリコン酸化膜などによる層間絶縁膜を形成したことを特徴とする半導体装置の層間絶縁膜。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、半導体装置の層間絶縁膜に関し、さらに詳しくは、半導体デバイス上に多層配線を形成する場合に適用される層間絶縁膜において、この層間絶縁膜からの水分による素子劣化を低減させるための膜構造の改良に係るものである。

[0002]

【従来の技術】半導体集積回路の製造においては、素子構成の高集積化に伴って多層配線技術が必須のこととなっており、この多層配線技術の中でも、特に、層間絶縁膜の平坦化形成技術に関して数多くの手段が開発されている。

【0003】そして、従来から主に利用されているこの種の層間絶縁膜の形成手段には、所要の平坦性を比較的容易に得られるSOG(有機シランを含む溶液)を塗布し、かつアニールを施してなだらかなSiOz膜を形成する方法があり、また、最近では、化学反応を利用するTEOS(テトラエトキシシラン)-CVD法(化学気相反応法)なども併用されるようになってきた。

【0004】ここで、この種の手段によって形成される 層間絶縁膜を適用した従来のMOSトランジスタを含む 半導体集積回路装置の模式的に表わした断面構造を図3 に示す。

【0005】すなわち、この図3の構成において、従来装置は、ゲート酸化膜1上にゲート電極2が設けられており、その上に第1層の層間絶縁膜3としてのホウ素(B)とか燐(P)の酸化物を含むCVD・SiO2膜を形成すると共に、この第1層の層間絶縁膜3での開口部を通して基板主面上の活性領域、ならびにゲート電極2に接続する第1層の金属配線層4を形成させる。ま

2

た、これらの上にTEOS-CVD膜とかSOG膜などからなる第2層の層間絶縁膜5を形成させることによって、下地側のゲート電極2や第1層の金属配線層4で形成される段差が緩和され、ここでは、比較的なだらかな断面形状が得られる。さらに、引き続き第2層の層間絶縁膜5での開口部を通して所望配線パターンによる第2層の金属配線層6を形成するものである。

[0006]

【発明が解決しようとする課題】しかしながら、このようにして形成される従来の層間絶縁膜の場合には、第2層の層間絶縁膜5としてのTEOS-CVD膜やSOG膜などの膜形成温度が低いこともあって、形成される膜中に反応生成物としての多量の水分を含むことが知られている。

【0007】一方、この種のMOSトランジスタにおいては、その微細化によってドレイン電界が増加し、これに伴ってホットキャリアの問題を生じており、特に、水分からのOH、またはHによるホットキャリア耐性の劣化が、素子の信頼性上、極めて重要な課題となる。

0 【0008】すなわち、前記したSOGによる塗布法, TEOS-CVD法によって形成されるそれぞれの層間 絶縁膜では、膜中に多量の水分を含むことから、この水 分が下層のゲート酸化膜1中にまて拡散すると、このゲ ート酸化膜1中にOH基やH基が形成されて、ホットキ ャリアによる素子劣化を加速する可能性があり、このた めに、これらの各形成法によって得られる層間絶縁膜を 使用することは、素子の信頼性上問題がある。

【0009】本発明は、このような従来の問題点を解消するためになされたもので、その目的とするところは、TEOS-CVD法によって形成される層間絶縁膜にあっても、ホットキャリアによる素子劣化を与える惧れのないようにした。この種の半導体装置の層間絶縁膜を提供することである。

[0010]

【課題を解決するための手段】前記目的を達成するために、本発明に係る層間絶縁膜は、半導体デバイスの上層側に、この半導体デバイスを保護するためのホウ素とか燐の酸化物を含むシリコン酸化膜などによる層間絶縁膜を形成すると共に、この層間絶縁膜上に、ECRプラズマCVD法によるシリコン酸化膜とか、プラズマCVD法、熱分解CVD法によるシリコン窒化膜などのような水分の透過を阻止する能力の高い水分透過防止膜を形成したものである。

[0011]

【作用】従って、本発明においては、半導体デバイスの 上層側に、ホウ素とか燐の酸化物を含むシリコン酸化膜 などによる層間絶縁膜を形成し、かつこの層間絶縁膜上 に、ECRプラズマCVD法によるシリコン酸化膜と か、プラズマCVD法、熱分解CVD法によるシリコン 窒化膜などのような水分の透過を阻止する能力の高い水

40

分透過防止膜を形成したので、その後の金属配線間での 層間絶縁膜として、水分を多く含む塗布法による絶縁膜 とか、熱化学反応を中心にした化学気相成長法による絶 縁膜を形成させても、各絶縁膜中の水分が下層側の半導 体デバイス領域に到達するようなおそれがなく、このた めに水分による素子のホットキャリア劣化を容易に回避 し得る。

[0012]

【実施例】以下、本発明に係る半導体装置の層間絶縁膜 の実施例につき、図1および図2を参照して詳細に説明 する。

【0013】図1は、本発明の第1実施例による層間絶 縁膜を適用したMOSトランジスタを含む半導体集積回 路装置の模式的に示す断面図である。

【0014】この図1に示す構成において、第1実施例 装置は、ゲート酸化膜11上に燐ドープポリシリコン膜 などからなるゲート電極12が設けられており、これら の上にホウ素(B)とか燐(P)の酸化物を含むCVD ・シリコン酸化膜などによる第1層の層間絶縁膜13が でアニール処理する。

【0015】そして、この第1層の層間絶縁膜13のも つ重要な役割の一つは、下層側でのゲート電極2の形成 によって生じた段差を緩和することにあり、特に、Bと かPの酸化物を含むシリコン酸化膜においては、このよ うに800℃~1000℃程度の温度によるアニール処 理によって流動性を生じ、膜表面がなだらかになる。ま た、今一つの重要な役割は、膜中でのこれらのBとかP の酸化物が、MOSトランジスタの特性にとって悪影響 を及ぼすNaなどの可動イオンを捕捉し、これを不活性 30 化する効果を有効に利用することである。

【0016】すなわち、第1層の層間絶縁膜13とし て、このようなBとかPの酸化物を含むシリコン酸化膜 を用いることにより、上層側からのNaなどの可動イオ ンの侵入を防止すると共に、800℃~1000℃程度 の温度によるアニール処理に際し、下層側でのMOSデ バイス領域に、デバイス形成プロセスで侵入したNaな どの可動イオンをも吸収して、当該可動イオンなどによ る汚染からデバイスを防護するという利点がある。

【0017】引き続き、第1層の層間絶縁膜13上にあ 40 って、電子サイクロトロン共鳴法を用いたECRプラズ マCVD法によるシリコン酸化膜とか、プラズマCVD 法、熱分解CVD法によるシリコン窒化膜などのような 水分の透過を阻止する能力の高い水分透過防止膜14を 形成することにより、その後、水分透過防止膜14の上 層側に順次に形成される第1層の配線金属15, SOG 膜とかTEOS-CVD膜などによる第2層の層間絶縁 膜16、および第2層の配線金属17に関して、特に、 第2層の層間絶縁膜16の形成に際し、膜中の水分が下 層のデバイスに侵入するのを効果的に阻止し得るのであ

【0018】ここで、この種のMOSトランジスタでの ホットキャリアによる経時劣化を防止するための簡単な 構成としては、このトランジスタ部の直上に、例えば、 シリコン窒化膜などのような水分の透過を阻止する能力 の高い膜を形成した後に、その上層に第1層の層間絶縁 膜13としてのBとかPの酸化物を含むCVD・シリコ ン酸化膜などを形成し、かつこれを800℃~1000 ℃程度の温度でアニール処理すればよいものと考えられ るのであるが、このようにトランジスタ部の直上にシリ 10 コン窒化膜などの水分透過防止膜を形成するのみでは、 下層側でのデバイス形成プロセスで侵入したNaなどの 可動イオンの拡散が抑制されて、この可動イオンなどに よる汚染からデバイスを防護するという観点からは好ま しくはない。

【0019】従って、本実施例でのように、一旦、Bと かPの酸化物を含むCVD・シリコン酸化膜などによる 第1層の層間絶縁膜13を形成した後、シリコン酸化膜 とかシリコン窒化膜などのような水分の透過を阻止する 形成され、かつこれを800℃~1000℃程度の温度 20 能力の高い水分透過防止膜14を形成するのが効果的で ある。

【0020】次に、図2は、本発明の第2実施例による 層間絶縁膜を適用したMOSトランジスタを含む半導体 集積回路装置の模式的に示す断面図である。

【0021】先にも述べたように、第1実施例において は、第1層の層間絶縁膜13として、BとかPの酸化物 を含むCVD・シリコン酸化膜などを形成した後、シリ コン酸化膜とかシリコン窒化膜などのような水分の透過 を阻止する能力の高い水分透過防止膜14を形成してい るが、必ずしも、この構成にのみ限定されるものではな く、単に水分透過防止膜14の下層側にあって、Bとか Pの酸化物を含むCVD・シリコン酸化膜などによる第 1層の層間絶縁膜13が形成されておればよく、例え ば、図2に示されているように、ここでの第1層の層間 絶縁膜13aの形成後、この第1層の層間絶縁膜13a 上に水分透過防止膜14を形成し、さらに、この水分透 過防止膜14上に再度,第1層の層間絶縁膜13bを形 成することも効果的である。この場合での、前記800 ℃~1000℃程度の温度によるアニール処理は、上層 側, 下層側での各第1層の層間絶縁膜13a, 13bの 形成毎にそれぞれ行なってもよいが、下層側での第1層 の層間絶縁膜13bの形成後にのみ行なうだけでも足り

【0022】従って、この第2実施例の構成では、水分 透過防止膜14を挟んだ一方の下層側での第1層の層間 絶縁膜13 aが、デバイス形成プロセスで侵入したNa などの可動イオンを捕捉する役割りを果たし、他方の上 層側での第1層の層間絶縁膜13bが、第1層の金属配 線15を形成するためのなだらかに平滑化された構造を 50 得る役割りを果たすと共に、上部側から侵入するNaな

どの可動イオンを捕捉する役割りを合わせて果たすこと になる。

【0023】また、この第2実施例の構成において、水 分透過防止膜14として、水分透過の阻止能力が極めて 高いシリコン窒化膜を用いる場合には、その上層側での 第1層の層間絶縁膜13bとしてのBとかPの酸化物を 含むCVD・シリコン酸化膜の形成後のアニール処理に ついて、水蒸気を含む雰囲気で行なうようにすることに より、比較的低い750℃~900℃程度のアニール温 度によるのみで高い流動性が得られて、なだらかに平滑 化された膜構造を容易に形成できるもので、このように 比較的低い温度によるアニール処理では、微細化された デバイスの形成工程として、ドーピングされる不純物の 他への拡散を可及的に抑制できるために有利である。そ して、この場合、水蒸気雰囲気でのアニール処理を中間 部での水分透過防止膜14としてのシリコン窒化膜の介 在なしに行なうと、水分が下層側のデバイス領域にまで 拡散されて、基板とかゲートポリシリコンの酸化を引き 起してデバイスに悪影響を与えるものであり、従って、 この第2実施例でのように、中間部に水分透過防止膜1 4としてのシリコン窒化膜を介在させることで、実質的 に比較的低い温度でのアニール処理を可能にするとき は、下層側のデバイス領域に与える影響が少なく、併せ て、表面平滑化形状を得られるという利点がある。な お、ここでの水分透過防止膜14としてのシリコン窒化 膜の膜厚については、おおよそ100オングストローム 程度であれば十分であるが、膜形成法にもよるが50オ ングストローム程度では、水分の透過を十分には阻止で きないという可能性がある。

[0024]

【発明の効果】以上、各実施例によって詳述したよう

6 に、この発明によれば、半導体デバイスの上層側に、ホ ウ素とか憐の酸化物を含むシリコン酸化膜などによる層

間絶縁膜を形成すると共に、この層間絶縁膜上にあっ て、ECRプラズマCVD法によるシリコン酸化膜と か、プラズマCVD法,熱分解CVD法によるシリコン 窒化膜などのような水分の透過を阻止する能力の高い水 分透過防止膜を形成したので、その後の金属配線間での 層間絶縁膜として、水分含有量の多い塗布法、熱化学反 応を中心にした化学気相成長法による絶縁膜を形成させ ても、これらの絶縁膜中での水分が下層側の半導体デバ イス領域内に到達して拡散されるようなおそれがなく、 結果的に、この水分による素子のホットキャリア劣化を

容易に回避し得るという優れた特長がある。 【図面の簡単な説明】

【図1】本発明の第1実施例による層間絶縁膜を適用し たMOSトランジスタを含む半導体集積回路装置の模式 的に示す断面図である。

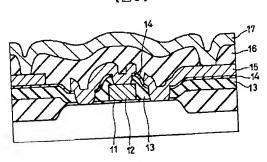
【図2】本発明の第2実施例による層間絶縁膜を適用し たMOSトランジスタを含む半導体集積回路装置の模式 的に示す断面図である。

【図3】従来の層間絶縁膜を適用したMOSトランジス タを含む半導体集積回路装置の模式的に示す断面図であ

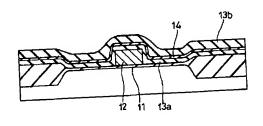
【符号の説明】

- 11 ゲート酸化膜
- 12 ゲート電極
- 13, 13a, 13b 第1層の層間絶縁膜
- 14 水分透過防止膜
- 15 第1層の金属配線
- 30 16 第2層の層間絶縁膜
 - 17 第2層の金属配線

【図1】



【図2】



【図3】

